

TD - Adressage mémoire

Soit un système informatique embarqué doté de trois blocs de mémoire : de la RAM pour l'exécution du process, de la ROM contenant le programme applicatif, et de la ROM-Flash, contenant les données de configuration.

Le plan mémoire désiré est le suivant : Les zones non utilisées sont vides (rien n'est câblé dessus).

0xFFFFF	1 - ROM
0xE0000	
0xAFFFF	...(N1)...
0xA8000	2 - RAM
0x1FFFF	
0x10000	3 - ROM Flash
0x00000	...(N3)...

- Donner la taille du bus d'adresse du processeur : _____
- A un instant t , les 5 bits de poids ont la valeur indiquée dans la colonne 1. Indiquer à quelle zone le processeur accède (ou néant si la zone est vide)

1	10101	
2	00001	
3	11011	
4	11110	

- Donner la taille de chacun des 3 blocs mémoires, en octets
1 : _____
2 : _____
3 : _____
- Donner l'équation logique du signal de validation de chacun de ces trois blocs mémoire : $CS1$, $CS2$, $CS3$.

TD - Adressage mémoire

Soit un système informatique embarqué doté de trois blocs de mémoire : de la RAM pour l'exécution du process, de la ROM contenant le programme applicatif, et de la ROM-Flash, contenant les données de configuration.

Le plan mémoire désiré est le suivant : Les zones non utilisées sont vides (rien n'est câblé dessus).

0xFFFFF	1 - ROM
0xE0000	
0xAFFFF	...(N1)...
0xA8000	2 - RAM
0x1FFFF	
0x10000	3 - ROM Flash
0x00000	...(N3)...

- Donner la taille du bus d'adresse du processeur : _____
- A un instant t , les 5 bits de poids ont la valeur indiquée dans la colonne 1. Indiquer à quelle zone le processeur accède (ou néant si la zone est vide)

1	10101	
2	00001	
3	11011	
4	11110	

- Donner la taille de chacun des 3 blocs mémoires, en octets
1 : _____
2 : _____
3 : _____
- Donner l'équation logique du signal de validation de chacun de ces trois blocs mémoire : $CS1$, $CS2$, $CS3$.